

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-326612

(43)公開日 平成7年(1995)12月12日

(51)Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/3205

H 0 1 L 21/ 88

R

審査請求 有 請求項の数1 F D (全 7 頁)

(21)出願番号 特願平7-151134

(22)出願日 平成7年(1995)5月26日

(31)優先権主張番号 1 1 5 0 8 / 1 9 9 4

(32)優先日 1994年5月26日

(33)優先権主張国 韓国 (K R)

(71)出願人 591044131

エルジイ・セミコン・カンパニー・リミテ
ッド

大韓民国 チュングチェオンブグード チ
ェオンジューシ ヒャンギエオンードン
50

(72)発明者 ゾン・ス・ピョン

大韓民国・チュンチョンブクード・チョン
ズーシ・ゲシンードン・446-2・ソンハ
ク サムイクアパートメント 103-1301

(74)代理人 弁理士 山川 政樹

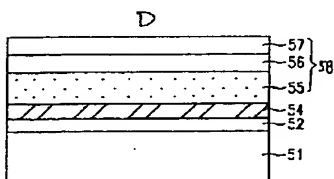
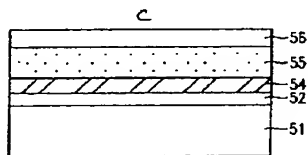
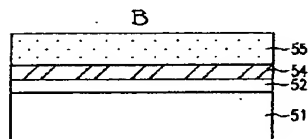
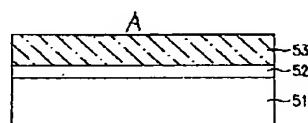
最終頁に続く

(54)【発明の名称】 半導体素子の配線形成方法

(57)【要約】

【目的】 A lを用いた多層構造の金属配線形成時にT
i N/A lの界面における格子の不一致を解消できる多
層構造を有する半導体素子の配線形成方法を提供するこ
と。

【構成】 本発明は、A rとN₂との混合気体の雰囲気
で、且つ混合気体の体積に対するN₂の体積比率が20
%を超えない条件において、窒素が過剰含有されている
T i層を基板上に堆積する工程と、T i層をN₂又はN
H₃の雰囲気で急速熱処理工程により一定の結晶格子の
第1のT i N層を形成する工程と、第1のT i N層に連
続的にA lを成長させて、前記第1のT i N層と一致す
る結晶格子を有し且つ前記第1のT i N層との界面でエ
ピタキシャル連続性を有するA l層を形成する工程と、
A l層上にスパッタリング法により第2のT i N層を形
成する工程とを含む。



1

【特許請求の範囲】

【請求項1】 ArとN₂との混合気体の雰囲気で、且つ混合気体の体積に対するN₂の体積比率が20%を超えない条件において、窒素が過剰含有されているTi層を基板上に堆積する工程と、

Ti層をN₂又はNH₃の雰囲気で急速熱処理工程により一定の結晶格子の第1のTiN層を形成する工程と、

第1のTiN層に連続的にAlを成長させて、前記第1のTiN層と一致する結晶格子を有し且つ前記第1のTiN層との界面でエピタキシャル連続性を有するAl層を形成する工程と、

Al層上にスパッタリング法により第2のTiN層を形成する工程と、を含むことを特徴とする多層構造を有する半導体素子の配線形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は金属配線層としてAlを用いる半導体素子に係り、特に界面における格子を一致させてエレクトロマイグレーションに対する信頼性を向上させることができるTiN/Al/TiN構造の配線形成方法に関する。

【0002】

【従来の技術】 今まで半導体素子の配線用金属として主にAlが用いられてきた。半導体素子の集積度が増加するに伴って配線面積が減少し、エレクトロマイグレーション及びマイグレーションにより誘起される応力による素子の信頼性に深刻な問題点が提起された。

【0003】 かかる問題点を解決するための方法としては、アルミニウムに遷移金属の銅などを添加して配線層を形成する誘起される応力とエレクトロマイグレーションを抑制する方法と、タングステンWやチタンTi等の耐火金属層を形成した後、その上にアルミニウム配線層を形成してヒロックの形成と熱処理時に応力誘起ボイド(stress-induced void)の形成を抑制する方法等が提案された。しかし、前記の方法は熱処理後に配線層の比抵抗が増加するという問題点があった。

【0004】 前記問題点を解決するために、アルミニウム配線層のエレクトロマイグレーションに対する抵抗を増加させるための拡散隔膜(diffusion barrier)とアルミニウム配線層の表面における反射防止のため反射防止層として効果的なTiNを用いた多層配線の形成方法が提案された。TiNを用いた多層構造の配線層としては、TiN/Al-Si-Cu/TiNからなる配線層と、TiN/Al-Si-Cu/TiN/Tiからなる配線層等が提案された。

【0005】 従来では、窒素雰囲気(200)方向性を有する下部TiN層をスパッタリング法により基板上に堆積し、基板の方向性に構わず(111)方向性を有するAl層を下部TiN層上に堆積し、Al層上に上部

2

TiN層をスパッタリングで堆積して、TiN/Al-Si-Cu/TiNからなる配線層を形成していた。

【0006】 図4はチタン窒化膜TiNの形成時にN₂/Arガスの流量比(flow ratio)によるチタン窒化膜の堆積速度の変化を示すもので、雰囲気ガスであるN₂やArの量によって堆積される膜とその面方向が相違する。

【0007】 範囲(B)は窒素流量比がb以上と増加するに伴って堆積速度が急激に減少し且つ(200)配向性を有するTiN層が形成される範囲であり、この場合を窒化モード堆積という。範囲(A)は(200)配向性を有するTiN層が形成される範囲であり、この場合を金属モード堆積という。一方、範囲(C)はチタンTi格子内に窒素原子が過剰含有されているチタンTi層(以下、TiNx層という)が形成される範囲である。bはスパッタリング雰囲気ガスAr+N₂の全体体積に対するN₂の体積比が20%であるポイントであり、この20%のスパッタリング雰囲気ガスN₂の量から窒化モード堆積が始まる。

【0008】 図1は図4の窒化モードで基板11上に堆積された、(200)配向性を有するTiN層12の構造を示し、図2は図1のTiN層12に対するXRD(X-Ray Diffractometry)スペクトルを示す。

【0009】 図1と図2を参照すれば、窒化モードで堆積されたTiN層は(200)面に成長し、結晶粒径が約200Åの柱状構造を有することが分かる。即ち、TiN層は格子定数が4.24173Å、(111)面間の距離が2.4492Å、(200)面間の距離が2.1027Åの立方晶系(Cubic system)であり、Al層は格子定数が4.0494Å、(111)面間の距離が2.338Å、(200)面間の距離が2.2024Åの立方晶系である。

【0010】

【発明が解決しようとする課題】 しかし、前記のTiN/Al-Si-Cu/TiN多層配線は、N₂の量が20容積%以上である窒化モードでTiNが堆積されるので、TiN層の結晶粒径が小さいのみではなく、Al層がTiN層より大きい結晶粒径を有する。従って、従来のような方法によりTiN/Al-Si-Cu/TiNの多層配線を形成すると、TiN層とAl層との界面における格子の不一致で不安定性が内在する問題点があった。一方、TiN層を形成する別の方法としては、図3(A)のようにシリコン基板21上にTi層22を堆積した後、図3(B)のようにTi層22を急速熱処理させてTiN層24を形成する方法がある。しかし、この方法は図3(B)のように、急速熱処理によりTi層22が全てTiN層24になるのではなくその表面にのみ薄く形成され、残りはチタンシリサイド膜23になる。さらに、薄膜のTiN層24の表面が不均一に形成

される問題点もあった。

【0011】本発明の目的は、Alを用いた多層構造の金属配線形成時にTiN/Alの界面における格子の不一致を解消できる多層構造を有する半導体素子の配線形成方法を提供することにある。本発明の他の目的はエレクトロマイグレーションに対する信頼性の優れた多層構造を有する半導体素子の配線形成方法を提供することにある。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明の多層構造の半導体素子の配線形成方法は、ArとN₂との混合気体の雰囲気、且つ混合気体の体積に対するN₂の体積比率が20%を超えない条件において、窒素が過剰含有されているTi層を基板上に堆積する工程と、Ti層をN₂又はNH₃の雰囲気で急速熱処理工程により一定の結晶格子の第1のTiN層を形成する工程とその第1のTiN層に連続的にAlを成長させて、前記第1のTiN層と一致する結晶格子を有し且つ前記第1のTiN層との界面でエピタキシャル連続性を有するAl層を形成する工程と、Al層上にスパッタリング法により第2のTiN層を形成する工程を含む。

【0013】

【実施例】図5(A)～(D)は本発明の実施例による多層構造を有する半導体素子の配線形成工程図を示す。図5を参照すると、洗浄された半導体基板51上に酸化膜SiO₂からなる絶縁膜52を形成し、図4の範囲(C)、即ちb以下の窒素の流量比を有する範囲において、格子内に窒素原子が過剰含有されているチタン層、即ちTiNx層53を絶縁膜52上に堆積する。図6は図5(A)のTiNx層のXRDスペクトル図であり、シリコン基板上にTiNx層53が(111)面方向に堆積されたことを示す。

【0014】TiNx層53を堆積した後、図5(B)のように、N₂又はNH₃の雰囲気、500乃至700℃の温度で急速熱処理工程(RTA、Rapid Thermal Annealing)を行うと、TiNx層53はTiN層55となり、その界面にはTiSi₂O₅が形成される。TiN層55は大きくて均一な結晶粒を有する緻密な構造を有する。

【0015】図7(A)～(C)は、TiNx層53を500℃、600℃及び700℃の温度で各々熱処理して得たTiN層のXRDスペクトル図を各々示す。図7を参照すると、TiNx層53を前記の温度で各々熱処理したとき、(111)面方向を有するTiN層55が形成されることが分かる。尚、図5(B)の熱処理工程後のAESスペクトルを示す図8を参照すると、酸化膜からなる絶縁膜52上にTiN層55が形成され、TiN層55と絶縁膜52との界面にはTiSi₂O₅が形成されることが分かる。

【0016】図5(C)のように、熱処理工程後、緻密な構造を有するTiN層55上にAl層56を形成する。最終的に、図5(D)のようにAl層56上に通常のスパッタリング工程により上部TiN層57を形成すると、下部TiN層55/Al層56/上部TiN層57の3層からなる配線層58が得られる。この際、Al層56とTiN層55との界面で格子の連続性が維持される。即ち、Alの結晶がTiNに連続されて成長するエピタキシャル特性を示す。このようなTiN層55とAl層56との界面のエピタキシャル連続性はEM特性を向上させる。

【0017】図12として添付された写真の(A)は本発明により形成されたAl/TiN層の界面における格子映像を示す高分解電子顕微鏡の写真であり、(B)～(D)は回折パターンを示すもので、(B)はAl層56から得た回折パターン、(C)はAl層56/TiN層55の界面から得られた回折パターン、(D)は下部TiN層55から得た回折パターンである。

【0018】写真(C)のAl/TiNの界面から得た回折パターンによれば、Al層56がTiN層55上にエピタキシャル成長してAl層56とTiN層55が同一の結晶面を有し、TiN層55にAl層56がオーバーラップされて、Al層56は下部TiN層55とエピタキシャル関係を成していることが分かる。

【0019】本発明より得られるTiN層55の結晶粒径は200nm以上であり、通常の工程により形成されるTiN層の結晶粒径より著しく大きく、熱処理後に得られる緻密なTiN層55の表面が非常に均一である。従って、本発明の多層配線構造はAlとTiNが互いに結合されて、これら層の界面における応力やEM等の問題点が改善されるので、本発明と従来とのEM特性を比較した図9から分かるように、従来より本発明のEM特性が100倍以上優れている。

【0020】このようなEM特性の向上は結晶性(Crystalline nature)に起因するもので、本発明と従来とのTiN/Al/TiNからなる多層配線のXRDスペクトルを示す図10(A)と(B)より分かるように、本発明の構造では(111)Al、(111)TiN、(111)TiAl₃の強力なピークを示す反面、従来では本発明に比べて微弱な(111)Al、(111)TiNのピークを示す。この際、本発明のTiN/Al/TiN配線構造では図面には示していないが、下部TiN層55とAl層56との界面にTiAl₃層が生ずる。下部TiN層55とAl層56との界面に形成されたTiAl₃層もエピタキシャル連続性と同様にEM特性を向上させる。尚、本発明の(111)Alの強さは2.7kilo-countsであり、従来の1.5kilo-countsより一層大きい。

【0021】図11(A)と(B)の本発明と従来の(111)Alのロッキングカーブ(rocking

curve) をみると、本発明はガウス分布をよく示しているが、従来は重畳ピーク (superimposed peak) を示す。これは従来のTiN層が(111)配向性を有するが柱状構造をもつので、Alグレーンと内部歪みを起こすためである。従って、本発明では(111) Al層がその下部の(111) TiN層とエピタキシャル連続性を有し、この結晶の連続性がAl層とTiN層との界面及び結晶粒界を通したAl原子の拡散を防止してEM特性を向上させる。

【0022】

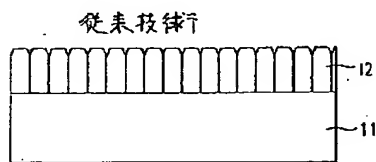
【発明の効果】 上述したように、本発明の多層構造を有する半導体素子の配線層の形成方法は、TiN/Al層の界面で連続性を有することから格子の不一致を解決することができ、これによりエレクトロマイグレーション及び応力誘起移動による素子の信頼性を向上させることができる。尚、Alに比べて物性的に硬度が高く、熱膨張計数に有利なTiN格子とAl格子とが界面で相互連続的に連結されてAlの移動を抑制することにより、サイドヒロック (side hillock) を防止することができるという利点がある。

【図面の簡単な説明】

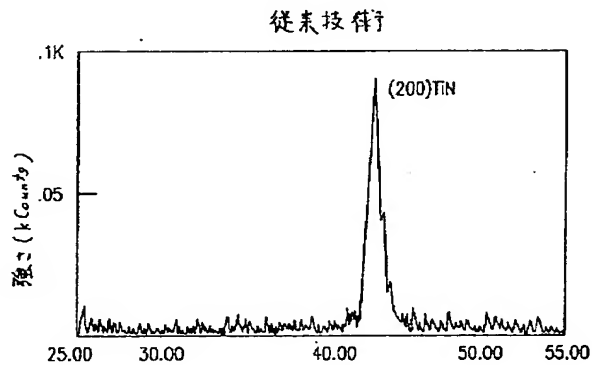
【図1】 従来の多層配線層に用いられるTiN層の構造図である。

【図2】 図1のTiN層のXRDスペクトル図である。

【図1】



【図2】



【図3】 従来の多層配線層に用いられるTiN層の形成工程図である。

【図4】 N_2 / Ar ガスの流量比による堆積速度を示すグラフである。

【図5】 (A) ~ (D) は本発明の実施例による多層構造を有する半導体素子の配線形成工程図である。

【図6】 図5 (A) において、TiNx層のXRDスペクトル図である。

【図7】 (A) ~ (C) は図5 (B) において、熱処理後のTiN層のXRDスペクトル図である。

【図8】 図5 (B) において、熱処理工程後のTiN/SiO₂のAESスペクトル図である。

【図9】 本発明と従来の方法の多層配線のEM信頼性を比較測定した結果を示すグラフである。

【図10】 (A) と (B) は本発明と従来のTiN/Al/TiN配線の各XRDスペクトル図である。

【図11】 (A) と (B) は本発明と従来のTiN/Al/TiN配線における(111) AlのXRDロッキングカーブを各々示す図である。

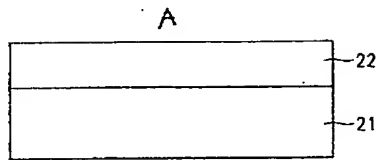
【図12】 Al/TiN層の界面の電子顕微鏡の写真と回折パターン写真である。

【符号の説明】

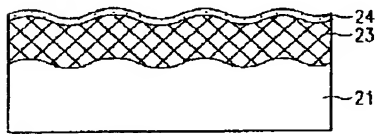
52...絶縁膜、53...TiNx層、55...下部TiN層、56...Al層、57...上部TiN層。

【図3】

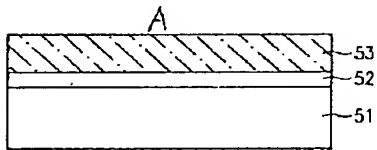
従来技術



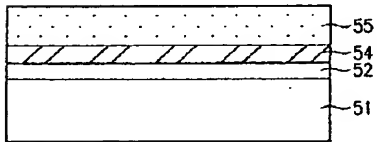
B



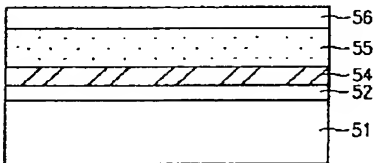
【図5】



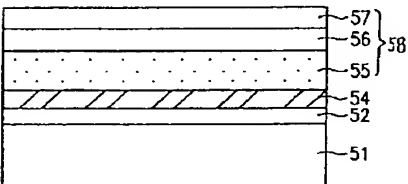
B



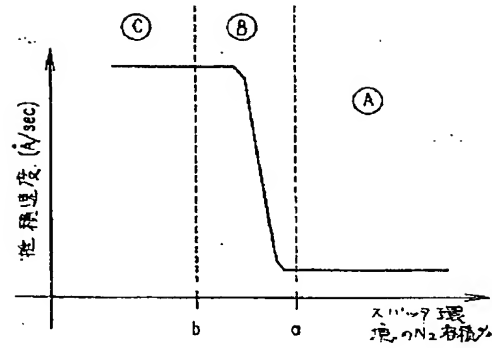
C



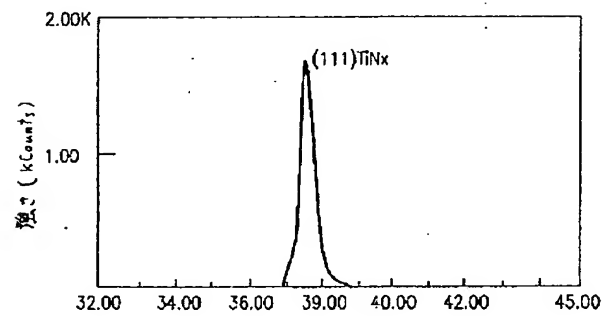
D



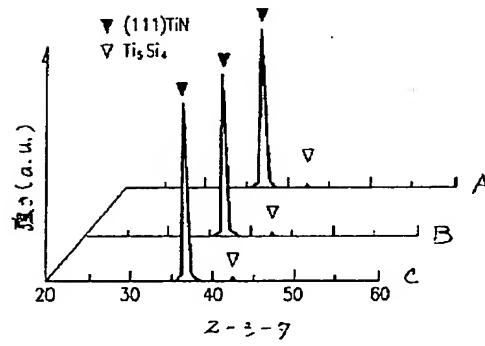
【図4】



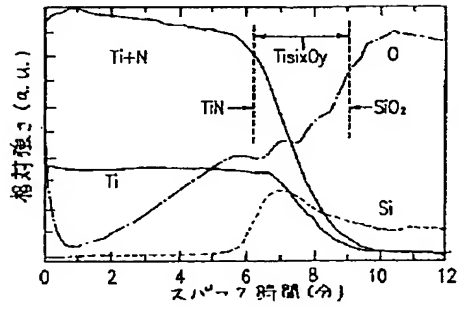
【図6】



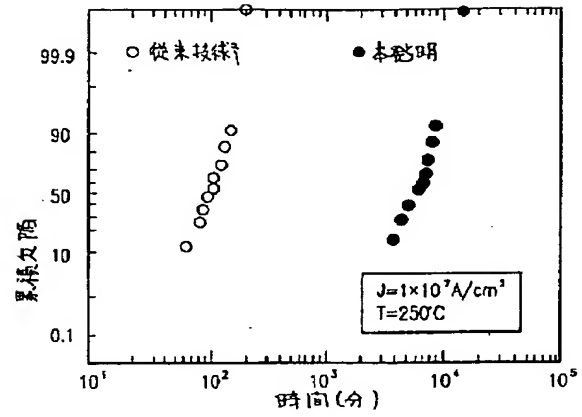
【図7】



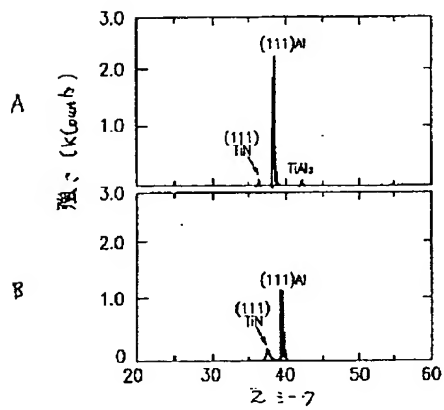
【図8】



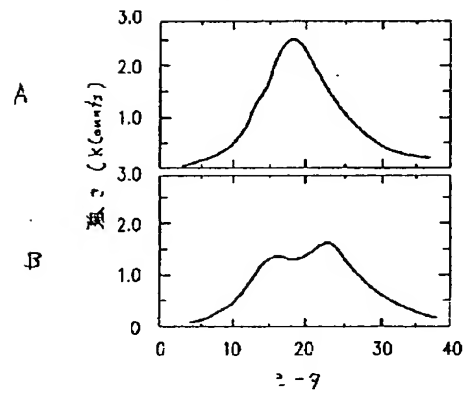
【図9】



【図10】

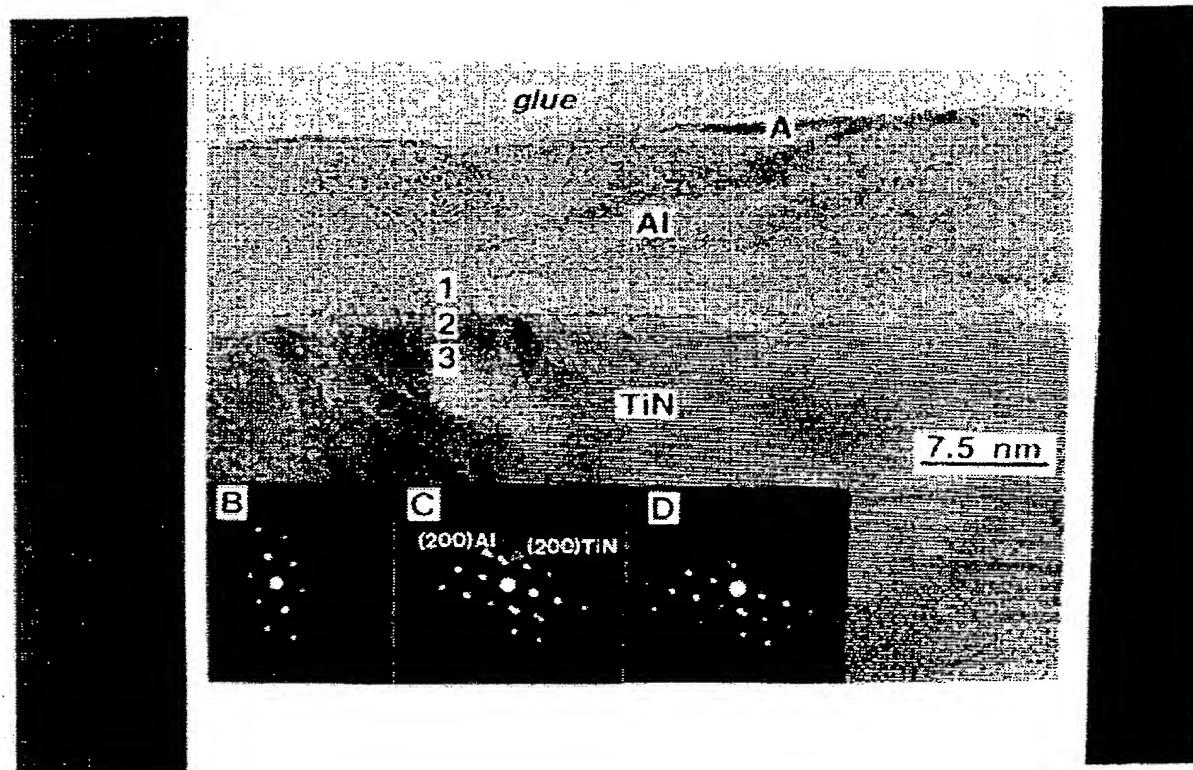


【図11】



【図12】

図面代用写真



フロントページの続き

(72)発明者 ビョン・ホ・ガク
 大韓民国・チュンチョンブクド・チョン
 ズーシ・ゲシンードン・サムイクアパート
 メント 106-1306